التعرف على بنية المعالج ومبدأ عمله ومراحل تطوره

إعداد الطالب : ناصر عيان

بإشراف الآنسة : إلهام القاسم

بنية المعالج : تتألف المعالجات من عدد كبير من الترانزستورات ، فما هو عدد هذه الترانزستورات وكيف تعمل ؟

كيف يتعامل المعالج مع البيانات التي ندخلها رغم أنه لا يفهم إلا لغة الصفر والواحد ، فالنسبة لنا فأن البيانات تعني رسالة نصية أو صورة أو ملف صوتي ... الخ أما بالنسبة للمعالج فهي عبارة عن أصفار و واحدات فكل بت ممكن أن يكون أما صفر أو واحد وكل مجموعة من البتات هي عبارة عن شيفرة تكون مخرنه فيقوم المعالج بمقارنة هذه الشيفرات وترجمتها ثم تنفيذ العمليات على أساس هذه الشيفرات .

وإذا فكرنا قليلاً كيف تنفيذ هذه التعليمات والشيفرات داخل المعالج مثل الجمع والطرح والعمليات المنطقية كالمقارنة بين الأعداد فهنا يكمن عمل الترانزستورات ولا تظن أن ترانزستور واحد يستطيع أن يقوم باتخاذ القرارات بل إن هذه الترانزستورات موزعة في شكل مجموعات داخل المعالج لتقوم كل مجموعة منها بنوعية معينة من الأعمال فمثلاً أحد المجموعات مخصصة للمقارنة وأخرى لاتخاذ القرارات في حالة ما وهكذا وفي كل مجموعة تختلف عدد وطريقة تجميع وتوصيل الترانزستورات مما يؤثر على وظيفتها من هنا يستطيع الحاسب باستخدام هذه المجموعات المختلفة بشكل مدروس ومنظم أن يقوم بكل العمل الذي يطلب منه .

إن كل مجموعة من الترانزستورات تسمى بوابة منطقية وتختلف البوابات المنطقية بحسب الوظيفة التي تؤديها وعدد الترانزستورات التي تحتويها

وتصنيع المعالج ما هو إلا وضع هذه المجموعات وربطها يبعضها بالشكل المطلوب .

إن المجموعات (أي البوابات) إذا تجمع عدد كبير منها لأداء وظيفة معينة تصبح ما نسميه IC دارة متكاملة .

والمعالج ما هو إلا مجموعة من الدارات المتكاملة IC مترابطة مع بعضها البعض بشكل معقد وبمعنى أدق :

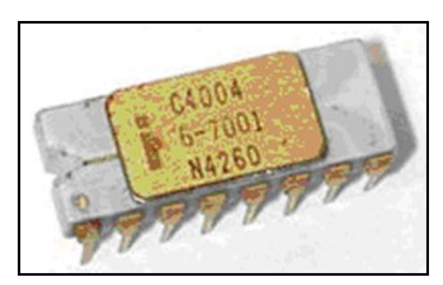
عدد من الترانزستورات يساوي مجموعة (أي بوابة منطقية) .

عدد من البوابات (الآلاف منها) يساوي دارة متكاملة IC .

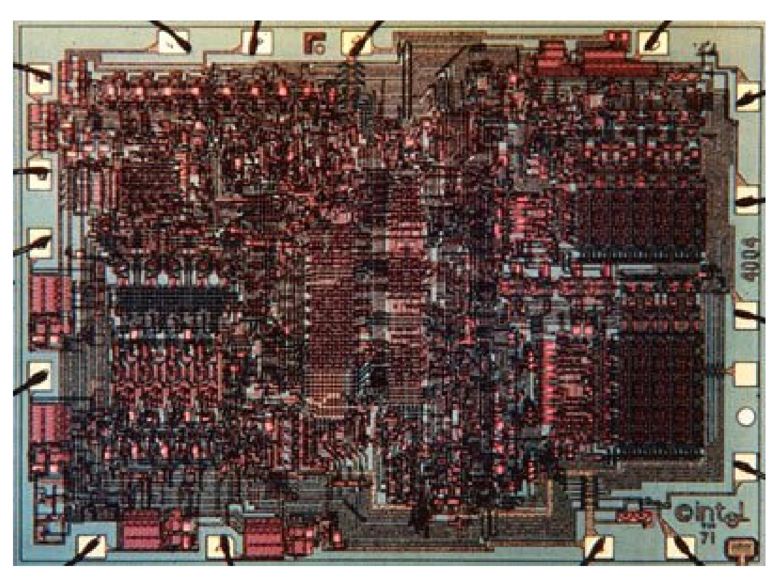
عدد من الدارات المتكاملة ICs = معالج .

تصنيع أول المعالجات لشركة إنتل

المعالج Intel 4004 : وهو أول رقاقة معالج تصممها شركة إنتل في أواخر عام ١٩٧١ .



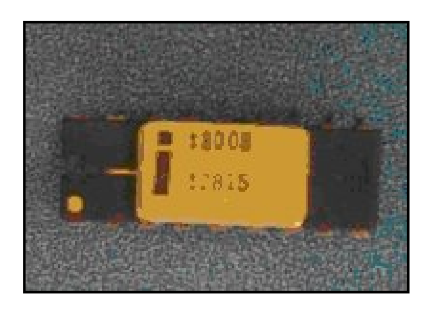
ولقد كانت سرعته 740KHz أي 0.74MHz وله ١٦ رجل ولقد استطاع هذا المعالج أن ينجز ٦٠,٠٠٠ أمر في ثانية واحدة ولقد صمم هذا المعالج لصالح شركة يابانية للحسابات وكان هذا المعالج يملك أربعة خطوط للبيانات (وسوف نشرح لاحقاً ما هي خطوط البيانات) وكان يتعامل هذا المعالج مع ذاكرة من نوع ROM حجمها 256byte وكان يملك ١٢ خط لعنونة الذاكرة ولقد تألف هذا المعالج من ٢٢٥٠ ترانزستور بحيث أنه كان يملك ١٦ تعليمة أو يمكن أن تعد برامج صغيرة فقط .



البنية الإلكترونية للمعالج **4004**



المعالج **Intel 4040** : ولقد تم تصميم هذا المعالج في عام ١٩٧٤ ويملك هـذا المعـالج ٢٤رجل وكان هذا المعـالج يـستخدم بـشكل أساسـي في الألعـاب والاختبـارات والـتحكم في التجهيزات ولقد أضيف لهذا المعالج ١٤ تعليمة إضـافية عـن المعـالج ٤٠٠٤ ومكـدس كـبير و8KB ذاكرة برامج وثماني مسجلات إضافية ولقد تميز هذا المعالج بقدرات المقاطعة .



المعالج **Intel 8008** : ولقـد أنـتج هـذا المعـالج في منتـصف عـام ١٩٧٢ ولقـد وصـلت سـرعته إلى 0.8MHz وكـان يملـك ١٨ رجـل ولقـد صـنع هـذا المعـالج لـشركة CTC computer terminal corporation وكان هذا المعالج هو الأول الـذي يملـك خط نقل بيانات بعرض 8Bit وكان يستطيع الوصول إلى الذاكرة RAM بفعالية أكثـر بـــ ٤ مرات وكان يملك ١٤ خط عنونة أي يستطيع عنونة 16KB من الذاكرة .



المعالج **Intel 8080** : ولقد صنع هذا المعالج في منتصف عـام ١٩٧٤ ولقـد وصلت سرعته إلى 2MHz وأصبح يمتلك ٤٠ رجـل ولقـد كـان هـذا المعـالج هـو الأول الذي يتعامل مع تعليمات لغة التجميع والذي طـور بواسـطة شـركة CTC وكان يمتلك ١٦ خط عنونة أي استطاع أن يعنون ذاكرة حجمها 64KB ويمتلـك أيضاً 8 خطوط لنقل البيانات .



المعالج **Intel 8085** : ولقد أنتج هذا المعالج في منتصف عام ١٩٧٦ ولكـن مـشروع بنـاء هـذا المعـالج بـدء منـذ عـام ١٩٧٠ ووصـلت سـرعة هـذا المعـالج إلى

5MHz وكان أيضاً يملك ٤٠ رجل وهو مشابه جداً للمعالج 8080 جاءت 5 زيادة بالرقم عن 8080 من أن المعالج 8085 يتطلب جهد فقط 5 فولت أما المعالج 8080 يتطلب جهد 12 فولت .

المعالج 8086

ولقد أنتج هذا المعالج في بداية عام ١٩٧٨ ولقد وصلت سرعته إلى 10MHz وله ٤٠ رجل وهو مؤلف من ٢٩,٠٠٠ ترانزستور ولقد استخدم أول مرة مع حواسيب IBM PC مع نظام التشغيل DOS (Disk Operating System) ويملك هذا المعالج ٢٠ خط لعنونة الذاكرة أي يستطيع عنونة ذاكرة حجمها 1MB ويملك ١٦ خط لنقل البيانات وطول مسجلاته كلها ١٦ بت .

ولقد فكرت أن أشرح مبدأ عمل المعالج بدءاً من المعالج 8086 لأنه أول معالج يتعامل مع نظام تشغل ولأن المعالجات بعده كلها على نفس المبدأ تقريباً .

ولكي نفهم مبدأ عمل المعالج يجب أن نفهم بعض الأجزاء :

- الممرات والذاكرات ROM و RAM .
- وحدة الحساب والمنطق Arithmetic Logic Unit .
- وحدات الدخل / الخرج Input/Output .
- ممر العناوين Address Bus .
- ممر المعطيات Data Bus .
- ممر التحكم Control Bus .
- البنية الداخلية للمعالج 8086 .

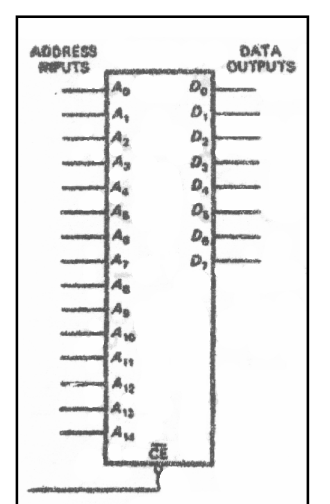
* الممرات والذاكرات ROM و RAM :

سنستعرض الآن الأجهزة التي تخزن عدداً ضخماً من الكلمات الثنائية وسنرى كيف يمكن وصل تراكيب متعددة من هذه الأجهزة مع بعضها.

* ذاكرات ROM :

يرمز المصطلح ROM إلى ذاكرة القراءة فقط (read only memory) وهناك أنواع عديدة من الذواكر ROM التي يمكن الكتابة فيها وقراءتها ومسحها ومن ثم الكتابة فيها بمعطيات جديدة لكن السمة الأساسية لذاكرات ROM المعلومات المخزنة فيها لا تضيع عند فصل التغذية عنها .

يبين الشكل الرمز التخطيطي لذاكرة ROM عامة :



تخزن هذه الذاكرة كلمات المعطيات المؤلفة من 8-Bit كما هو مشار إليه بمخارج المعطيات الثمانية D7–D0 وهذه المخارج هي مخارج ثلاثية الحالة وهذا يعني أن كل مخرج له ٣ حالات منطقية فإما أن يكون في حالة منطقية منخفضة أو حالة منطقية مرتفعة أو يمكن أن يكون في حالة ممانعة عالية أو ما يسمى بالحالة العائمة

ويعبر الخرج الموجود في حالة الممانعة العالية مفصولاً عن كل شيء مربوط معه فإذا كان المدخل CE غير فعال (أي ١ منطقي) ستكون مخارج الذاكرة كلها في حالة ممانعة عالية ويكون استهلاك الطاقة لمعظم ذاكرات ROM في هذه الحالة منخفضاً وإذا أصبح CE فعالاً (أي صفر منطقي) ستفتح الذاكرة وتمكن عوازل الخرج كلها ولذلك تكون المخارج في حالة منطقية عادية إما صفر أو واحد

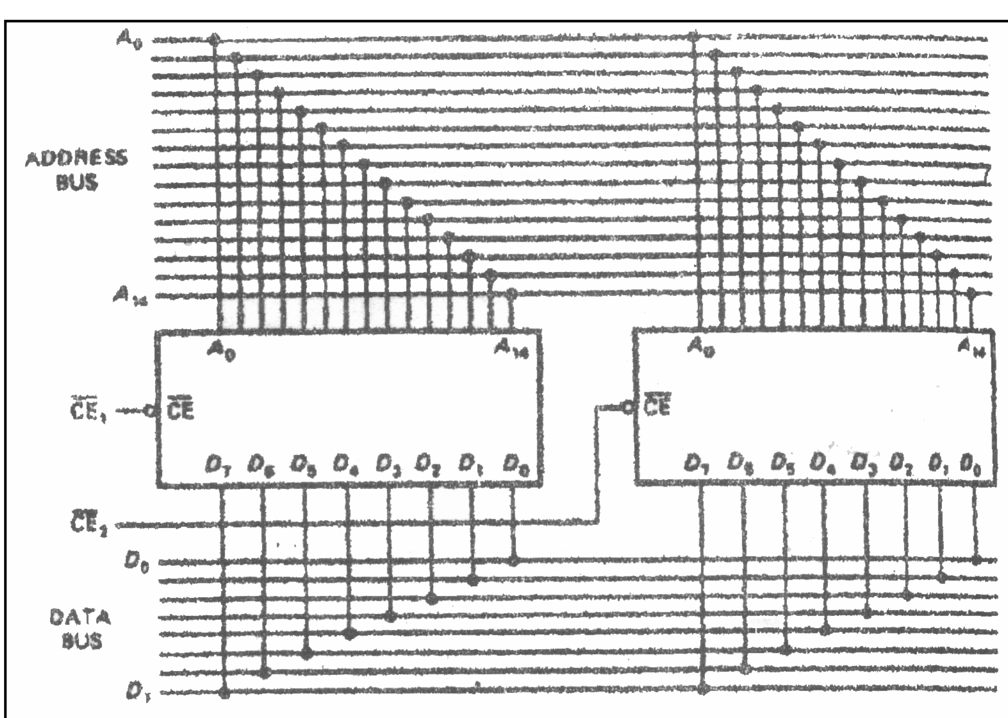
.

يمكنك أن تفكر بالكلمات الثنائية المخزنة في الذاكرة ROM كأنها لائحة طويلة ومرقمة حيث يدعى العدد المناظر لكل كلمة ثنائية مخزنة ولكي تحصل على كلمة معينة على خرج الذاكرة ROM عليك أن تنفذ شيئين : أن تطبق عنوان تلك الكلمة على مداخل العنوان (من A0 حتى A14) وأن تمكن المدخل لفتح مخارج الذاكرة يمكنك أن تعرف عدد الكلمات الثنائية المخزنة في الذاكرة ROM بواسطة عدد مداخل العنوان وهذا العدد يكون مساوياً إلى 2^N حيث N هي عدد خطوط العنوان .

فمثلاً يملك الجهاز المبين في الشكل السابق للذاكرة خمسة عشر خط عنوان (من A0 حتى A14) وبالتالي فأن عدد الكلمات المكن تخزينها هي 2^{15} أو 32768 بايت ويشار إلى ذلك بالعبارة 8ROM * 32k أي 32 من العناوين بتخصيص 8bit لكل عنوان .

لنر الآن لماذا نحتاج إلى مخارج ثلاثية الحالة للذاكرة ROM :

افترض أنك تخزن أكثر من 32k من المعطيات وهذا يمكن أن يتحقق بوصل ذاكرتين أو أكثر من ذواكر ROM على التوازي كما هو مبين في الشكل :



توصل خطوط العناوين إلى كل جهاز للسماح بعنونة بايت واحد من أصل 32768 في كل منهما حيث تدعى الخطوط المتوازية والمستخدمة لإرسال العناوين أو المعطيات إلى أجهزة عديدة بهذه الطريقة بالمر (Bus) وتوصل مخارج المعطيات للذاكرات ROM على التوازي بطريقة مشابهة بحيث يمكن لأية ذاكرة أن تخرج معطياتها على ممر المعطيات المشترك فإذا كانت هذه الذاكرات بمخارج ذات حالتين قياسيتين فقط ستحدث مشكلة خطيرة لأن كل جهاز سيحاول إخراج البايت المعنون على ممر المعطيات والنتيجة تلف بعض معطيات المخارج وإعطاء معلومات ليس لها معنى على ممر المعطيات لكن نظراً لأن ذاكرات ROM تملك مخارج ثلاثية الحالة فأننا نستطيع استخدام دارات خارجية للتأكد من أن

ذاكرة واحدة فقط تكون مخارجها ممكنة (enabled) في وقت واحد وهذا المبدأ هام جداً عندما يكون هناك مخارج عديدة موصولة كلها إلى المر المشترك ولذلك يجب أن تكون كل المخارج ثلاثية الحالة بحيث يمكن تمكين مجموعة واحدة منها فقط في الوقت نفسه .

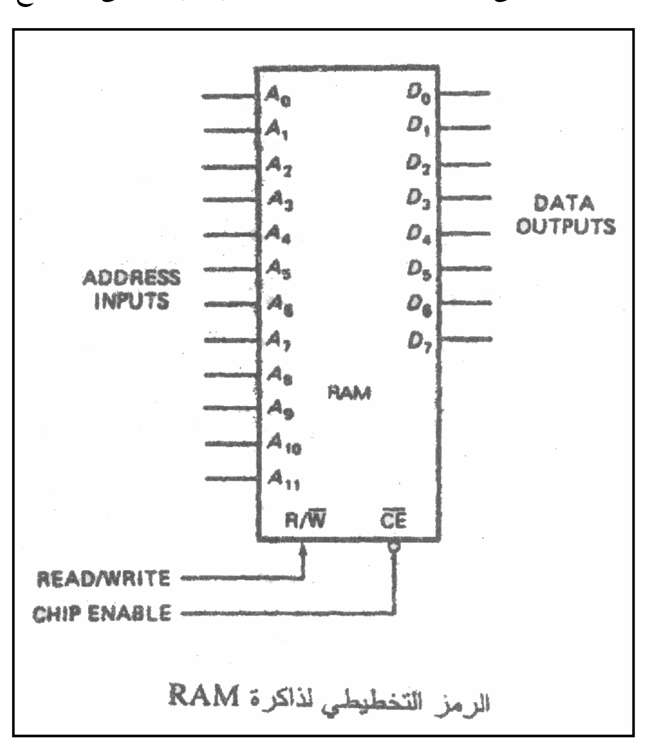
- أشرنا إلى أن هناك بعض ذاكرات ROM التي يمكن مسحها وإعادة كتابتها أو برمجتها بمعطيات جديدة ونذكر الآن ملخصاً للأنواع المختلفة من هذه الذاكرات :

- ذاكرات ROM بقناع مبرمج : وهذه الذاكرات تبرمج أثناء التصنيع ولا يمكن تبديل بياناتها .
- ذاكرات PROM التي تبرمج لمرة واحدة من قبل المستخدم ولا يمكن تبديل بياناتها في ما بعد ز
- ذاكرات EPROM القابلة للبرمجة كهربائياً من قبل المستخدم ويمكن مسح بياناتها بتسليط أشعة فوق البنفسجية من خلال نافذتها الموجودة على الجسم .
- الذاكرات EEPROM القابلة للبرمجة كهربائياً من قبل المستخدم ويمكن مسحها بواسطة إشارات كهربائية بدلاً من الأشعة فوق البنفسجية .
- الذاكرة EPROM الوميضية والتي تبرمج كهربائياً من قبل المستخدم وتمحى كهربائياً أيضاً وبالتالي يمكن إعادة برمجتها بالدارة .

ذاكرات RAM الديناميكية والساكنة (الستاتيكية) :

يرمز الاسم RAM إلى (ذاكرة الولوج العشوائي) RANDOM ACCESS MEMORY وهي ذاكرة يمكن الكتابة فيها والقراءة منها وتستخدم هذه الذاكرات لتخزين البيانات بشكل مؤقت والآن سوف نشرح أنواعها :

ذاكرات RAM الساكنة : تتألف بشكل أساسي من مصفوفة من القلابات ولذلك يمكننا كتابة كلمة المعطيات الجديدة في أي وقت بتطبيق الكلمة على مداخل المعطيات ومن ثم تطبيق نبضة الساعة على القلابات ستبقى كلمة المعطيات المخزنة موجودة على مخارج القلابات طالما أن التغذية موصولة إليها وهذا النوع من الذاكرات تضيع منه المعطيات عند فصل التغذية الكهربائية ويبين الشكل الرمز التخطيطي لذاكرة قشة عامة لها ١٢ خط عنوان من A0 إلى A11 ولهذا فهي تخزن 2^{12} أو 4096 بايت أما بالنسبة لخطوط المعطيات فعندما نقرأ بايت من خطوط ذاكرة RAM فأن هذه الخطوط تعمل كمخارج وعندما نكتب كلمة في ذاكرة RAM سوف تعمل هذه الخطوط عندها كمداخل ويستخدم مدخل تمكين الشريحة CE (chip enable) لتمكين الجهاز من أجل القراءة أو الكتابة فإذا كنا نريد القراءة من ذاكرة RAM يتم جعل المدخل R/W مرتفعاً وإذا كنا نريد كتابة كلمة في ذاكرة RAM فيتم جعل R/W منخفضاً وهنا نبين كيف تعمل كل هذه الخطوط من أجل القراءة من الجهاز أو الكتابة فيه .



الرمز التخطيطي لذاكرة RAM

للكتابة في الذاكرة RAM نطبق العنوان المطلوب على مداخل العنوان ونجعل المدخل R/W منخفضاً لنخبر أننا نريد الكتابة فيها ثم نطبق بعدئذ كلمة المعطيات التي نريد تخزينها على خطوط معطيات الذاكرة RAM لزمن محدد .

أما لقراءة كلمة من الذاكرة RAM فنعنون الكلمة المطلوبة ونجعل CE منخفضاً لفتح الجهاز ثم نجعل R/W مرتفعاً لنخبر الذاكرة RAM أننا نريد القراءة منها ومن أجل عملية القراءة نمكن عوازل الخرج الموجودة على خطوط المعطيات لتظهر كلمة المعطيات المعنونة على هذه المخارج .

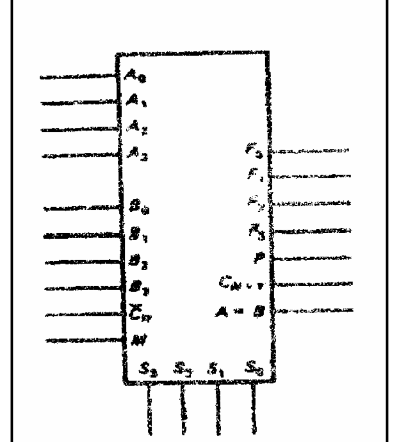
تخزن ذاكرات RAM التي ذكرناها كلمات ثنائية في مصفوفة من القلابات .

ذاكرات RAM الديناميكية : تخزن الواحدات والأصفار الثنائية كشحنة كهربائية (أو بلا شحنة) على المكثفات الصغيرة جداً وبما أن المكثفات الصغيرة جداً تأخذ حجماً أقل على الشريحة من القلابات لذلك يمكن لشريحة RAM ديناميكية أن تخزن بتات أكثر بكثير مما تستطيع تخزينه شريحة RAM ساكنة بالحجم نفسه .

إن سيئة ذاكرات RAM الديناميكية هي تناقص الشحنة المخزنة في المكثف الصغير لذلك يجب إنعاش أو تنشيط الحالة المنطقية المخزنة في مكثف كل 2 ميلي ثانية تقريباً لذلك تحتوي بعض أجهزة RAM الديناميكية الحديثة على دارات إنعاش مبنية ضمن الشريحة ولذلك تظهر وكأنها ساكنة لبقية الدارات الخارجية .

وحدة الحساب والمنطق Arithmetic Logic Unit :

لقد تعلمنا ما هي البوابات AND و OR و XOR ... وأيضاً تعلمنا كيف نجمع ونطرح الأعداد الثنائية ويدعى الجهاز الذي يستطيع تنفيذ أية واحدة من هذه الوظائف على الأعداد الثنائية بوحدة الحساب والمنطق ALU .



يبين الشكل التالي المخطط الصندوقي لوحدة الحساب والمنطق وهي دارة مؤلفة من 4bit يستطيع هذا الجهاز إنجاز أية واحدة من ١٦ وظيفة منطقية أو أية واحدة من ١٦ وظيفة حسابية على كلمتين ثنائيتين كل منهما بطول 4bit وتحدد الوظيفة المنجزة على كلمتين بوساطة المستوى المنطقي المطبق على مداخل الاختيار S0-S3.

SELECTION				ACTIVE-HIGH DATA		
				M = H LOGIC FUNCTIONS	M = L; ARITHMETIC OPERATIONS	
S3	S2	S1	S0		$\bar{C}_N$ = H (no carry)	$\bar{C}_N$ = L (with carry)
L	L	L	L	$F = \bar{A}$	$F = A$	F = A PLUS 1
L	L	L	H	$F = \overline{A + B}$	$F = A + B$	F = (A + B) PLUS 1
L	L	H	L	$F = \bar{A}B$	$F = A + \bar{B}$	F = (A + $\bar{B}$) PLUS 1
L	L	H	H	$F = 0$	F = MINUS 1 (2's COMPL)	F = ZERO
L	H	L	L	$F = \overline{AB}$	F = A PLUS A$\bar{B}$	F = A PLUS A$\bar{B}$ PLUS 1
L	H	L	H	$F = \bar{B}$	F = (A + B) PLUS A$\bar{B}$	F = (A + B) PLUS A$\bar{B}$ PLUS 1
L	H	H	L	$F = A \oplus B$	F = A MINUS B MINUS 1	F = A MINUS B
L	H	H	H	$F = A\bar{B}$	F = A$\bar{B}$ MINUS 1	$F = A\bar{B}$
H	L	L	L	$F = \bar{A} + B$	F = A PLUS AB	F = A PLUS AB PLUS 1
H	L	L	H	$F = \overline{A \oplus B}$	F = A PLUS B	F = A PLUS B PLUS 1
H	L	H	L	$F = B$	F = (A + $\bar{B}$) PLUS AB	F = (A + $\bar{B}$) PLUS AB PLUS 1
H	L	H	H	$F = AB$	F = AB MINUS 1	$F = AB$
H	H	L	L	$F = 1$	F = A PLUS A*	F = A PLUS A PLUS 1
H	H	L	H	$F = A + \bar{B}$	F = (A + B) PLUS A	F = (A + B) PLUS A PLUS 1
H	H	H	L	$F = A + B$	F = (A + $\bar{B}$) PLUS A	F = (A + $\bar{B}$) PLUS A PLUS 1
H	H	H	H	$F = A$	F = A MINUS 1	$F = A$

ويبين الشكل التالي جدول الحقيقة للجهاز وفي هذا الجدول تمثل A الكلمة الثنائية 4bit المطبقة على المداخل A0-A3 وتمثل B الكلمة الثنائية 4bit المطبقة على المداخل B0-B3 وتمثل F الكلمة الثنائية 4bit التي سيتم إنتاجها على المخارج F0-F3 إذا كان حال المدخل M مرتفعاً سينفذ الجهاز واحدة من أصل 16 وظيفة منطقية على كلمتين مطبقتين على المداخل A و B فمثلاً إذا كان حال المدخل M مرتفعاً

وجعلنا S3 مرتفعاً وS2 منخفضاً و S1 مرتفعاً و S0 مرتفعاً فان الدارة ستنفذ عملية AND المنطقية للكلمة 4bit المتواجدة على الداخل A مع الكلمة 4bit المتواجدة على الداخل B وبالتالي ستظهر النتيجة على المخارج F .

افترض كمثال آخر لعمل هذه الدارة أن المدخل M مرتفع وأن S0,S3,S1 كلها مرتفعة و S0 منخفض لذلك ووفقاً لجدول الحقيقة فإن الجهاز سينفذ عملية OR المنطقية على كل بت في الكلمة A مع البت المقابل له في الكلمة B ويعطي النتيجة على المخارج المقابلة F .

أما إذا كان المدخل M للدارة منخفضاً سينفذ الجهاز عندئذ وظيفة واحدة من أصل 16 وظيفة حسابية على كلمتين A,B ومرة أخرى تظهر نتيجة العملية على المخارج F .

يمكن وصل عدة دارات منها بشكل متتال للعمل على كلمات أطول من 4bit حيث يسمح مدخل الحمل التموجي Cn بإضافة الحمل الناتج من عملية سابقة وإضافته إلى العملية الحالية فإذا كان المدخل Cn منخفضاً سيجمع الحمل عندئذ إلى نتائج العملية الحاوية على A,B مثلاً إذا كان المدخل M منخفضاً وS3 مرتفعاً وS2 منخفضاً وS1 منخفضاً وS0 مرتفعاً وكان Cn منخفضاً فإن النتيجة على المخارج F ستكون حاصل جمع AوB مع الحمل .

تكمن الأهمية الحقيقية لوحدة الحساب والمنطق في إمكانية برمجتها بتعليمات ثنائية لأنجاز وظائف عديدة على كلمتين مطبقتين على مداخل معطيات الدارة .

لذلك تعتبر وحدة الحساب والمنطق ALU جزءاً هاماً جداً للمعالجات والحواسيب الصغرية .

منافذ الدخل / الخرج I/O : يسمح جزء الدخل / الخرج للحاسوب بأن يتلقى المعطيات من الوسط الخارجي أو يرسل المعطيات إلى الوسط الخارجي وتوصل الأجهزة المحيطية مثل لوحات المفاتيح و طرفيات الإظهار المرئي والطابعات والموديمات إلى جزء الدخل / الخرج حيث يسمح هذا التوصيل للمستخدم والحاسوب بأن يتصلا كل مع الأخر .

تستخدم الأجهزة الحقيقية لربط ممرات الحاسوب مع الأنظمة الخارجية وغالباً ما تدعى هذه الأجهزة بالمنافذ (port) لأن وظيفة المنافذ في الحاسوب هي تماماً كوظيفة موانئ السفن بالنسبة للبلد حيث يسمح منفذ الدخل input port لمعطيات قادمة من لوحة مفاتيح أو من بعض المصادر الأخرى أن تقرأ وترسل إلى الحاسوب تحت سيطرة وتحكم وحدة المعالجة المركزية ويستخدم منفذ الخرج (output port) لإرسال المعطيات من الحاسوب إلى بعض الأجهزة المحيطية مثل شاشة الإظهار أو الطابعة وغالباً ما تكون منافذ الدخل أو الخرج فيزيائياً هي مجموعة من القلابات D المتوازية التي تسمح للمعطيات بالمرور خلالها عندما تكون ممكنة (enabled) أو مربوطة إلى الساعة (clock) بإشارة تحكم من وحدة المعالجة المركزية (CPU) .

الممرات Buses :

ممر العناوين Address Bus :يتألف ممر العناوين من ١٦ أو ٢٠ أو ٢٤ أو أكثر من خطوط الإشارة المتوازية ، ترسل الوحدة CPU على هذه الخطوط عنوان موقع ذاكرة ما (memory location) وذلك للكتابة فيه أو للقراءة منه ويحدد عدد المواقع الذاكرية التي تستطيع الوحدة CPU عنونتها بعدد خطوط ممر العناوين فإذا كان عدد خطوط ممر العناوين للوحدة CPU هو N فأنها تستطيع أن تعنون مباشرة 2 قوة N أي 2^N موقع ذاكري في الذاكرة مثلاً تستطيع الوحدة CPU التي تملك 16 خط عنوان أن تعنون 2^{16} أو 65635 موقعاً ذاكرياً وإذا كان للوحدة CPU عشرون خط عنوان فإنها تستطيع أن تعنون 2^{20} أو

1,048,576 من المواقع وعندما تقرأ الوحدة CPU معطيات من منفذ ما أو تكتب المعطيات إلى منفذ فأن عنوان هذا المنفذ سيرسل أيضاً على ممر العناوين .

ممر المعطيات Data Bus :يتألف ممر المعطيات من 8 أو 16 أو 32 أو أكثر من خطوط الإشارة المتوازية وبما أنه يشار إلى خطوط ممر المعطيات بأسهم من كلا الطرفين أو النهايتين فأن هذه الخطوط هي ثنائية الاتجاه (bidirectional) وهذا يعني أن الوحدة CPU تستطيع قراءة المعطيات على هذه الخطوط من الذاكرة أو من منفذ ما إضافة إلى قدرتها على إرسال المعطيات على هذه الخطوط إلى موقع ذاكرة أو إلى منفذ معين ويمكن أن تكون مخارج عدة أجهزة في النظام موصولة إلى ممر المعطيات لكن المخارج التابعة لجهاز واحد فقط ستكون ممكنة أو مؤهلة (enabled) في كل مرة ويجب أن تكون مخارج أي جهاز موصول على ممر المعطيات ثلاثية الحالة (three-state) وبالتالي يمكن تعويم (float) هذه المخارج عندما لا يكون الجهاز قيد الاستخدام بمعنى أخر أن المخارج تكون في حالة المانعة العالية (high impedance) عندما لا يراد استخدامها لوضع المعلومات على الممر (bus) وذلك كي لا تتداخل معلومات الأجهزة المختلفة المربوطة على الممر المتوازي نفسه .

ممر التحكم Control Bus : يتألف ممر التحكم من 4 إلى 10 خطوط إشارة متوازية حيث ترسل الوحدة CPU إشارات التحكم على ممر التحكم لتمكين مخارج أجهزة الذاكرة المعنونة أو أجهزة المنافذ إن إشارات ممر التحكم النموذجية هي : قراءة من الذاكرة وكتابة فيها والقراءة من منافذ الدخل والكتابة في منافذ الخرج فمثلاً لقراءة بايت معطيات من موقع ذاكرة ترسل الوحدة CPU عنوان البايت المطلوب على ممر العنوان وبعدئذ ترسل إشارة القراءة من الذاكرة على ممر التحكم ثم تمكن إشارة القراءة من الذاكرة على ممر التحكم ثم تمكن إشارة القراءة من الذاكرة جهاز الذاكرة المعنون ليخرج بايت المعطيات على ممر المعطيات وذلك لقراءة هذا البايت بوساطة وحدة المعالجة المركزية CPU .

ملخص لطريقة عمل المعالج بشكل عام

١ – تجلب وحدة المعالجة المركزية في الحاسوب البسيط التعليمات أو تقرأ المعطيات من الذاكرة بإرسال العنوان على ممر العناوين وإشارة قراءة الذاكرة على ممر التحكم حيث ترسل التعليمة المعنونة أو المعطيات المعنونة من الذاكرة إلى الوحدة CPU على ممر المعطيات .

٢ – تستطيع الوحدة CPU كتابة المعطيات في الذاكرة RAM بإرسال العنوان على ممر العناوين وإرسال المعطيات المطلوبة كتابها على ممر المعطيات ثم يتم إرسال إشارة كتابة الذاكرة على ممر التحكم .

٣ – لقراءة معطيات من المنفذ ترسل الوحدة CPU عنوان المنفذ على ممر العناوين وترسل إشارة القراءة من الدخل I/O على ممر التحكم وبعدها تأتي المعطيات من المنفذ إلى الوحدة CPU على ممر المعطيات .

٤ – لكتابة معطيات إلى المنفذ ترسل الوحدة CPU عنوان المنفذ على ممر العناوين وترسل المعطيات المطلوبة كتابتها إلى المنفذ على ممر المعطيات ثم ترسل إشارة الكتابة في الخرج I/O على ممر التحكم .

٥ – يجلب المعالج الصغري كل تعليمة برنامج بالتسلسل ثم يفكك شفرة هذه التعليمة وينفذها .

والآن سوف نبدأ بشرح بنية المعالج 8086 بعد أن نتكلم عنه قليلاً : يعتبر المعالج 8086 معالجاً صغرياً يتعامل مع 16bit وهو معد للاستخدام كوحدة معالجة مركزية في الحواسيب الصغرية وتعني عبارة 16bit أن الوحدة الحسابية والمنطقية والمسجلات الداخلية للمعالج وكذلك معظم تعليماته مصممة للعمل مع كلمات ثنائية مؤلفة من 16bit يملك المعالج 8086 ممر معطيات بعرض 16bit وبالتالي فأنه يستطيع قراءة المعطيات وكتابتها من وإلى الذاكرة أو المنافذ إما على شكل 16bit أو 8bit في وقت

واحد كما أنه يملك ممر عناوين بعرض 20bit وبالتالي يمكنه عنونة أي موقع ذاكري في ذاكرة حجمها الأعظمي 2^{20} أي 1,048,576 موقعاً ذاكرياً بعرض بايت أما الكلمات (word) فسوف تخزن في موقعين ذاكريين متعاقبين .

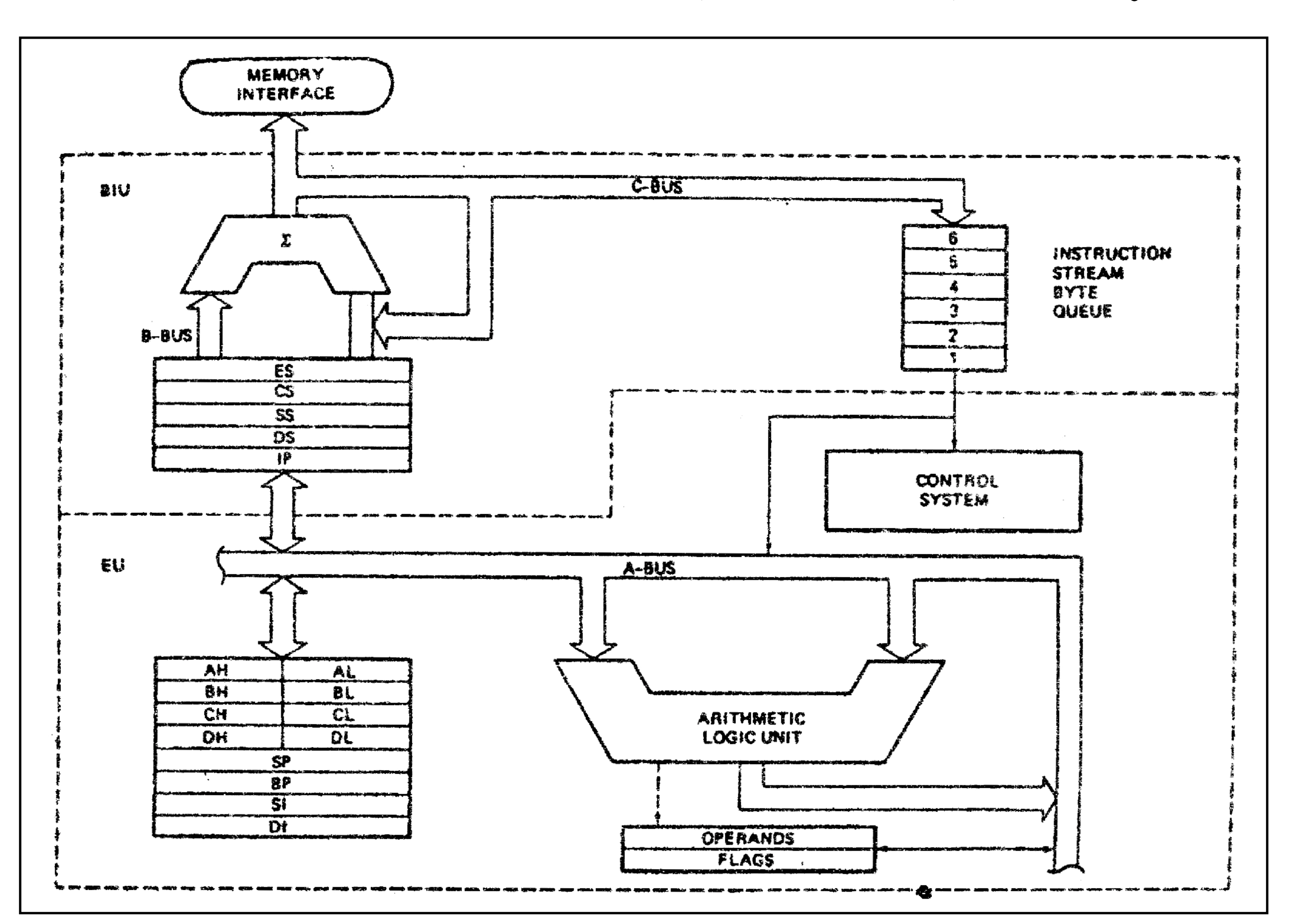
إذا تواجد البايت الأول لكلمة ما عند عنوان زوجي فأنه يمكن للمعالج 8086 عندئذ قراءة كامل الكلمة في عملية واحدة أما إذا تواجد البايت الأول الكلمة عند عنوان فردي فسوف يقرأه المعالج بتعليمة واحدة ويحتاج لتعليمة ثانية لقراءة البايت الثاني .

إن النقطة الأساسية هنا أنه إذا كان البايت الأول في الكلمة بطول 16bit موجود عند عنوان زوجي فسيقرأ المعالج 8086 هذه الكلمة بتعليمة واحدة .

يقسم المعالج 8086 كما هو مبين في الشكل إلى جزئيين مستقلين وظيفياً هما :

١- وحدة ربط الممر BIU (bus interface unit) .

٢- وحدة التنفيذ EU (execution unit).



إذ إن تقسيم العمل بين هاتين الوحدتين يسرع وتيرة المعالجة داخل المعالج الصغري بشكل فعال .

وحدة ربط الممر BIU : ترسل وحدة ربط الممر العناوين إلى الخارج وتجلب التعليمات من الذاكرة وتقرأ المعطيات من المنافذ والذاكرة كما تكتب (تخزن) المعطيات في المنافذ والذاكرة وبكلمات أخرى فأن الوحدة BIU تقود كل تنقلات المعطيات والعناوين على الممرات من أجل وحدة التنفيذ EU وتصف المقاطع التالية :

الرتل **The Queue** :تجلب وحدة ربط المر BIU من الذاكرة 6 بايتات على الأكثر في وقت مسبق وذلك لتسريع تنفيذ البرنامج حيث تحفظ بايتات التعليمات المجلوبة هذه من أجل وحدة التنفيذ EU في مجموعة من المسجلات تدعى بالرتل (queue) وتعمل بطريقة الداخل أولاً خارج أولاً (first-in-first-out) تستطيع الوحدة BIU جلب بايتات التعليمات بينما تقوم وحدة التنفيذ EU بتفكيك شفرة تعليمة أو تنفيذ تعليمة أخرى لا يتطلب تنفيذها استخدام الممرات (buses) عندما تكون وحدة التنفيذ جاهزة لتعليمتها التالية فأنها تقرأ التعليمة من الرتل ببساطة في الوحدة BIU ولذلك يعتبر هذا العمل أسرع بكثير من عملية إرسال عنوان إلى الذاكرة ثم انتظار الذاكرة حتى ترسل بايت التعليمة التالية .

يشبه هذا العمل عمل مساعد بناء الآجر الذي يجلب الآجر في وقت مسبق ثم يصفه على شكل رتل وهكذا يستطيع بناء الأجر أن يمد يده وينتزع الأجرة عند الضرورة إلا في الحالات التي تنفذ فيها تعليمات القفز Jump والاستدعاء Call وعندها يجب أن يفرغ الرتل ويعاد تحميله بعدئذ اعتبار من عنوان جديد وهذا الجلب المسبق للبايتات يسرع المعالجة بشكل كبير .

مسجلات القطع Segment Registers : تحتوي وحدة ربط المر BIU على ٤ مسجلات خاصة بالقطع الذاكرية كل مسجل منها بطول 16bit وهي :

مسجل مقطع الشفرة CS (code segment register) .

مسجل مقطع المكدس SS (stack segment register) .

مسجل القطعة الإضافية ES (extra segment register) .

مسجل مقطع المعطيات DS (data segment) .

تستخدم هذه المسجلات لحفظ البتات الستة عشر العليا لعناوين البداية للقطع الذاكرية التي يعمل عليها المعالج 8086 في أوقات محددة .

ترسل وحدة ربط المر BIU في المعالج 8086 عناوين مؤلفة من 20bit وبالتالي فهي قادرة على عنونة أي بايت في مجال الذاكرة المؤلف من 2^{20} أو 1,048,576 بايتاً وعلى أي حال فأن المعالج 8086 يتعامل فقط في أي وقت معطى مع 4 قطع ذاكرية كل واحدة مؤلفة من 64KB وموجودة ضمن المجال الذاكري 1 Mbyte .

يستخدم مسجل قطعة ما لحفظ البتات الستة عشر العليا لعنوان البداية (starting address) لهذه القطعة فمثلاً يحتفظ مسجل قطعة الشفرة CS بالبتات الستة عشر العليا التي تجلب منها وحدة ربط المر BIU حالياً بايتات شفرة التعليمة لبرنامج ما حيث تغرس وحدة ربط المر BIU دائماً أصفاراً في البتات الأربعة السفلى لعنوان البداية المؤلف من 20bit لقطعة ما إذا كان مسجل مقطع الشفرة CS يحتوي مثلاً على العنوان 348A Hex فأن قطعة الشفرة ستبدأ عند العنوان 348A0 Hex بعبارة أخرى يمكن لقطعة مؤلفة من 64Kb أن تبدأ في أي مكان في فراغ العناوين الذاكري 1Mbyte ولكن القطعة ستبدأ دائماً عند عنوان فيه البتات الأربعة السفلى صفر 0 ولقد وضع هذا التقيد على موقع القطع وبالتالي من الضروري تخزين ومعالجة الأعداد المؤلفة من 16bit عند العمل مع عنوان البداية لقطعة معينة .

يعتبر المكدس (stack) أن جزءاً من الذاكرة محجوز خصيصاً لتخزين العناوين والمعطيات بينما يكون البرنامج الفرعي قيد التنفيذ ويستخدم مسجل مقطع المكدس SS لحفظ البتات الستة عشر العليا لعنوان البداية لمكدس البرنامج يستخدم مسجل المقطع الإضافي ES ومسجل مقطع المعطيات DS لحفظ البتات الستة عشر العليا لعناوين البداية لقطعتين ذاكريتيين تستخدمان من أجل المعطيات

مؤشر التعليمات IP (Instruction Pointer) : إن الشيء الواجب ملاحظته في الوحدة BIU هو مسجل مؤشر التعليمات IP يحتفظ مسجل مقطع الشيفرة CS بالبتات الستة عشر العليا لعنون البداية للقطعة التي تجلب منها الوحدة BIU بايتات شفرة التعليمات أما مؤشر التعليمات IP فيحفظ بعنوان بايت الشيفرة التالي ضمن قطعة الشفرة هذه ويشار إلى القيمة المحتواة في هذا المسجل IP بالإزاحة (Offset) لأن هذه القيمة يجب أن تزاح عن عنوان قاعدة القطعة الموجود في المسجل CS لإنتاج العنوان الفيزيائي اللازم والمكون من 20bit .

إذاً يشير مسجل مقطع الشيفرة CS إلى بداية مقطع الشيفرة الحالي أما مؤشر التعليمات IP فيحتوي على إزاحة (offset) بايت التعليمة التالي المراد جلبه عن عنوان القاعدة لتشكيل العنوان الفيزيائي المؤلف من 20bit لاحظ أن طول مسجل مقطع الشيفرة 16bit وطول مسجل مؤشر التعليمة IP أيضاً 16bit ولكي يولد العنوان الفيزيائي المؤلف من 20bit يضرب مسجل قطعة الشيفرة بـ 10H ثم يضاف إليه مسجل مؤشر التعليمة IP فنحصل على العنوان الفيزيائي .

مثلاً مسجل مقطع الشيفرة يحتوي العنوان 26A4 ومؤشر التعليمة B23E فيكون العنوان الفيزيائي هو 26A4*10+B23E أي 26A40+B23E أي 31C7E وهو العنوان الفيزيائي للتعليمة الموجودة في الذاكرة المراد جلبها وهكذا يقوم المعالج بحساب عناوين حجرات الذاكرة .

وحدة التنفيذ The Execution Unit : تقوم وحدة التنفيذ EU في المعالج 8086 بإعلام وحدة ربط الممر BIU من أين ستجلب التعليمات أو المعطيات وكيف ستفكك شفرة هذه التعليمات وتنفيذها .

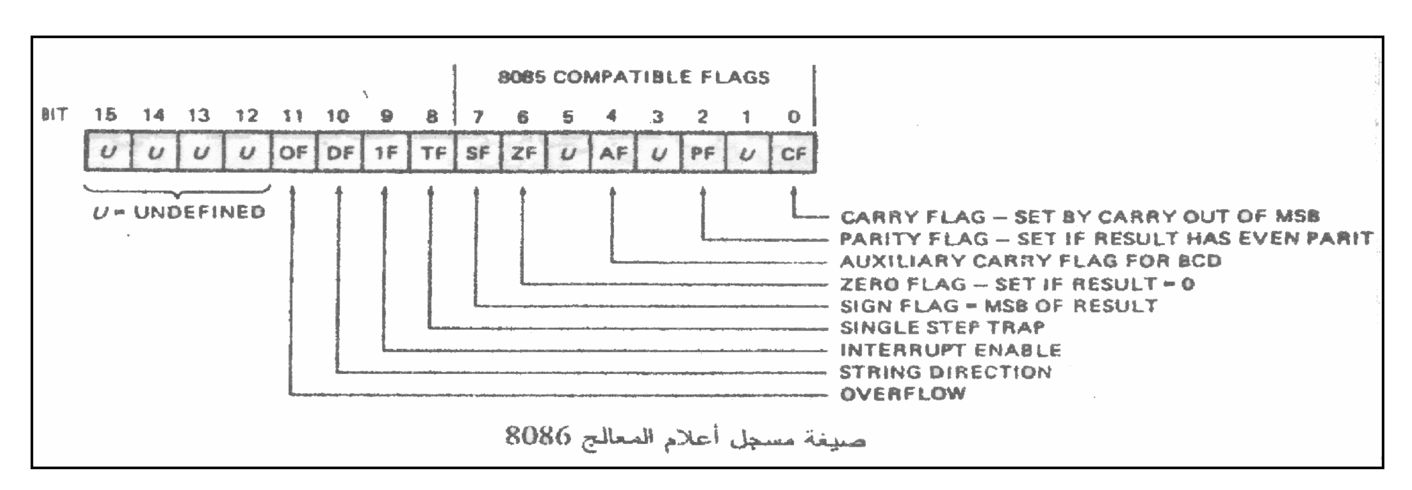
تصف المقاطع التالية الأجزاء الوظيفية لوحدة التنفيذ EU : تحتوي وحدة التنفيذ EU على :

١ – دارات التحكم المستخدمة لتوجيه العمليات الداخلية .

٢ – مفكك الشيفرة الذي يترجم التعليمات المجلوبة من الذاكرة ويحولها إلى سلسلة من الأعمال التي تنجزها وحدة التنفيذ .

٣ – وحدة الحساب والمنطق تتعامل مع 16bit .

مسجل الأعلام Flag Register : هو مسجل بطول 16bit يشير إلى أحد الشروط الناتجة عن تنفيذ تعليمة ما أو يتحكم بعمليات معينة تابعة للوحدة EU ويحتوي مسجل الأعلام على تسعة أعلام فعالة حيث يبين الشكل مواقع الأعلام التسعة في مسجل



صيغة مسجل أعلام المعالج 8086

الأعلام هذا .

تستخدم ستة من هذه الأعلام التسعة للإشارة إلى بعض الشروط الناتجة عن تنفيذ تعليمة ما ، فعلى سبيل المثال تتمثل الوضعيتان المختلفتان لعلم الحمل (carry flag) على الشكل التالي : سيرفع هذا العلم بالقيمة 1 إذا جعلنا عددين كل منهما بطول

16bit وننتج حمل عن البت الأكثر أهمية MSB (most significant bit) أما إذا لم ينـتج حمـل عـن البـت MSB فسيحمل علم الحمل بصفر .

إن الأعلام الشرطية الستة في هذه المجموعة هي :

- علم الحمل CF (carry flag) .
- علم التكافؤ PF (parity flag) .
- علم الحمل المساعد AF (Auxiliary carry flag) .
- علم الصفرية ZF (zero flag) .
- علم الإشارة SF (sign flag) .
- علم الفيضان OF (overflow flag) .

وسوف تعطيك أسماء هذه الأعلام لمحة عن الشروط التي تؤثر فيها .

تستخدم الأعلام الثلاثة المتبقية في مسجل الأعلام للتحكم بعمليات معينة تخص المعـالج وتختلـف هـذه الأعـلام عـن الأعـلام الـشرطية الستة المذكورة أعلاه في طريقة رفعها أي وضعها بواحد (set) أو تصفيرها (reset) .

ترفع الأعلام الشرطية الستة أو تصفر بوساطة الوحدة EU على أساس نتائج بعض العمليات الحسابية أو المنطقيـة بينمـا ترفـع أعـلام التحكم أو تصفر بشكل مدروس بتعليمات محددة تضعها أنت في البرنامج وهذه الأعلام هي :

- علم المصيدة TF (trap flag) الذي يستخدم من أجل نمط الخطوات الإفرادية (sing-step) في البرنامج .
- علم المقاطعة IF (interrupt) الذي يستخدم لسماح أو لمنع عملية المقاطعة في البرنامج .
- علم الاتجاه DF (direction) الذي يستخدم مع تعليمات السلاسل (string instruction) .

مسجلات الأغراض العامـة General – Purpose Registers : تملـك وحـدة التنفيـذ EU ثمانيـة مـسجلات متعددة الأغراض هي : AH,AL,BH,BL,CH,CL,DH,DL ويمكن اسـتخدام هـذه المـسجلات مـن أجـل التخـزين المؤقت للمعطيات المؤلفة من 8bit ويدعى المسجل AL أيـضاً بـالمراكم (accumulator) لأنـه مـسجل يمللـك خـصائص وميـزات لا يملكها غيره من مسجلات الأغراض العامة الأخرى .

يمكن استخدام أزواج معينة من هذه المسجلات لتخزين كلمات المعطيات المؤلفة من 16bit وهذه الأزواج المسجلية هي :

AH,AL ويشار إليها بـ AX وكذالك أيضاً بقية المسجلات أي BH,BL هي BX و CX و DX حيـث يـدعى المـسجل AX أيضاً بالمراكم من أجل العمليات المؤلفة من 16bit .

تشبه مجموعة المسجلات للمعالج 8086 إلى حد كبير مسجلات المعالجين 8080 و 8085 وقـد صـممت هـذه المـسجلات بهـذه الطريقة ليكون من السهل نقل البرامج المكتوبـة للمعـالجين 8080 و 8085 وتنفيـذها في المعـالج 8086 وإن الميـزة الحـسنة مـن استخدام المسجلات الداخلية للتخزين المؤقت للمعطيات هي إمكانية الولوج السريع إلى محتويات هذه المسجلات تكون أكبر بكثير ممـا لو كانت المعطيات مخزنة في ذاكرة خارجية .

مسجل مؤشر المكدس Stack Pointer Register SP : تذكر أن المكدس هو قطعـة مـن ذاكـرة مخصـصة لتخـزين المعطيات والعناوين بينما يكون البرنامج الفرعي قيد التنفيذ يسمح المعالج 8086 بحجز قطعة كاملة مؤلفة من 64kb حيـث تخـزن البتات الستة عشر العليا لعنوان بداية هذه القطعة في مسجل قطعة المكدس SS بينما يحتوي مسجل مؤشر المكدس SP علـى البتـات

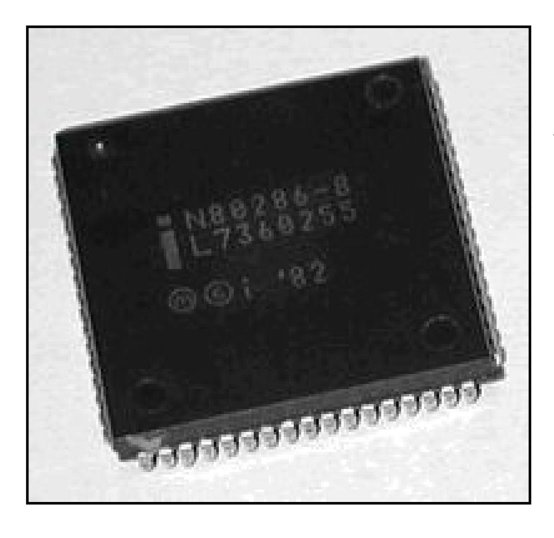
الستة عشر العليا التي تعبر عن إزاحة (offset) موقع الكلمة المخزنة حديثاً في المكدس عن بداية قطعة المكدس ويدعى الموقع الذاكري الذي يحتوي أحدث أو آخر كلمة مخزنة في المكدس (بقمة المكدس) (top of stack) .

يشكل العنوان الفيزيائي للقراءة من المكدس أو الكتابة فيه بجمع محتويات مسجل مؤشر المكدس SP مع عنوان قاعدة القطعة الموجودة في SS ولتحقيق هذا العمل تزاح محتويات مسجل قطعة المكدس SS بمقدار أربعة مواضع إلى اليسار ثم تضاف محتويات SP إلى هذه النتيجة المزاحة لتشكيل العنوان الفيزيائي الذي يشير إلى قمة المكدس .

مسجلات الفهرسة ومؤشرات أخرى Other Pointer and Index Register : تملك وحدة التنفيذ EU إضافة إلى المسجل SP مسجلاً آخر بطول 16bit يدعى بمسجل مؤشر القاعدة BP (base pointer) كما تحتوي هذه الوحدة أيضاً على مسجل فهرس المصدر SI (source index) ومسجل فهرسة الوجهة DI (destination index) وكل منهما بطول 16bit ويمكن استخدام هذه المسجلات الثلاثة من أجل التخزين المؤقت للمعطيات تماماً كما في مسجلات الأغراض العامة الموصوفة سابقاً وعلى كل حال فإن استخدام هذه المسجلات هو لحفظ الإزاحة (offset) المؤلفة من 16bit لكلمات المعطيات الموجودة في إحدى القطع فمثلاً يستخدم SI لحفظ الإزاحة لكلمة معطيات في قطعة المعطيات وفي هذه الحالة سيولد العنوان الفيزيائي لمعطيات في الذاكرة بإزاحة محتويات مسجل قطعة المعطيات DS بمقدار أربعة مواضع إلى اليسار ثم تتم إضافة محتويات SI إلى النتيجة .

وبهذا نكون قد شرحنا أكبر قدر ممكن عن مبدأ عمل المعالج .

المعالج Intel 80186 : لقد بدء إنتاج هذا المعالج من عام ١٩٨٠ إلى عام ١٩٨٢ ولقد وصلت سرعته إلى 10 MHz وأصبح هذا المعالج يملك 68 Pin ولقد صمم هذا المعالج بثمانية خطوط فقط من أجل رخص ثمنه أي كان معالج 8 bit وأما بالنسبة لبقية ميزاته فهي مشابهة تماماً للمعالج 8086 لذلك لم ينل هذا المعالج شهرة كبيرة .



المعالج Intel 80286 : لقد بدء إنتاج هذا المعالج من عام ١٩٨٢ إلى عام ١٩٨٦ ولقد وصلت سرعته إلى 25 MHz وكان طول قناة الترانزستور MOSFET هو 1.5μm وأصبح هذا المعالج يملك 68 Pin ،احتوى هذا المعالج ١٣٤٠٠٠ ترانزستور ولقد استطاع هذا المعالج عنونة ذاكرة وصل حجمها إلى 16MB من الذواكر RAM ولقد صمم هذا المعالج ليتعامل مع التطبيقات المتعددة (Multitasking applications) ومن هنا بدأت شركة مايكروسوفت بالبدء بتصميم نظام التشغيل ويندوز الذي يستطيع تشغيل أكثر من برنامج في أن واحد بفضل هذه التقنية التي أضيفة إلى المعالج 80286 وهي تقنية تعددية المهام والمستخدمين .

وبالنسبة للإضافات الداخلية على المعالج :أصبح هناك أربع وحدات داخلية بدلاً من اثنتين كما في المعالج 8086 هم على الشكل التالي :

١ – وحدة الممر BU (Bus unit) .

٢ – وحدة التعليمة IU (instruction unit) .

٣ – وحدة التنفيذ EU (Execution unit) .

٤ – وحدة العنوان AU (address unit) .

Address unit
Physical address adder
Address latches
Address bus
Segment bases
Prefetcher
Offset adder
Segment limit checker
Segment sizes
Bus control
Data interface
Data bus
6 byte prefetch queue
ALU
Registers
3 instruction queue
Instruction decoder
Execution unit

وهذا هو مخطط الداخلي للمعالج 80286 :

المعالج **Intel 80386** : ولقد بدء إنتاج هذا المعالج منذ عام ١٩٨٦ ولقد وصلت سرعته إلى 40 MHz و كان طول قناة الترانزستور MOSFET هو 1μm مما جعل هذا المعالج يستخدم كوحدة معالجة مركزية CPU لعديد من الحواسيب الشخصية ولقد كان هذا المعالج هو الأول الذي يملك 32bit لجميع الخطوط والمسجلات الداخلية والتي لم تتغير حتى بعد عشرين سنة من الآن ولآن خطوط العناوين بطول 32bit أصبح هذا المعالج قادراً على عنونة ذاكرة تصل إلى 4GB وأيضاً أصبح يمتلك معالجاً رياضياً مساعداً لتنفيذ العمليات المنطقية والحسابية أي يملك الوحدة ALU بالإضافة إلى المعالج الرياضي المساعد .



المعالج **Intel 80486** : لقد بدء إنتاج هذا المعالج في عام ١٩٨٩ ولقد وصلت سرعته إلى 100MHz وهنا بدء يظهر لنا شيء جديد لم يكن من قبل في المعالجات السابقة وهو سرعة النواقل الأمامية في المعالج (FSB)Front side bus والتي تعد مهمة في سرعة نقل البيانات والتعليمات من وإلى المعالج وقد وصلت سرعة الممرات في هذا المعالج إلى 50MT/s

ولقد وصل طول قناة الترانزستور MOSFET إلى 0,8µm ويعتبر هذا المعالج هو الثاني في عائلة المعالجات ذات 32bit وأصبح عدد الترانزستورات التي يحتويها 1,2 مليون ترانزستور ولقد تميز هذا المعالج باحتوائه على معالج ضمنه لحساب الفاصلة العائمة (floating point) ووحدة متحكم الذواكر السريعة cache controller إضافة إلى ذاكرة ستاتيكية من النوع RAM قدرها 8KB وظيفتها الاحتفاظ بالتعليمات الأكثر تكراراً والبيانات بشكل مؤقت .

وهذا هو المخطط الداخلي للمعالج 80486 :

64 Bit Interunit Transfer Bus
32 Bit Data Bus
32 Bit Data Bus
Linear Address 32 Bit
Core Clock
Clock Multiplier
Clock
PCD PWT 2
Barrel Shifter
Register File
ALU
32 Bit
Segmentation Unit
Descriptor Registers
Limit and Attribute PLA
Paging Unit
Translation Lookaside Buffer
20 Bit
Physical Address
Cache Unit
8 KByte Cache
32 Bit
32 Bit
32 Bit
Address Drivers
Write Buffers 4 x 32
Data Bus Tranceivers
Bus Control
Request Sequencer
Burst Bus Control
Bus Size Control
Cache Control
Parity Generation and Control
Boundary Scan Control
A31 – A2, BE3# - BE0#
D31 – D0
ADS#, W/R#, D/C#, M/IO#, PCD, PWT, RDY#, LOCK#, PLOCK#, BOFF#, A20M#, BREQ, HOLD, HLDA, RESET, SRESET, INTR, NMI, SMI#, SMIACT#, FERR#, IGNNE#, STPCLK#
BRDY#, BLAST#
BS16#, BS8#
KEN#, FLUSH#, AHOLD, EADS#
DP3 – DP0, PCHK#
TCK, TMS, TDI, TD0
128 Bit
Displacement Bus
32 Bit
Prefetcher
32 Byte Code Queue
(2 x 16 Byte)
24 Bit
Code Stream
Micro-Instruction
Floating Point Unit
Floating Point Register File
Control & Protection Test Unit
Control ROM
Instruction Decode
Decoded Instruction Path



المعالج **Pentium** : ولقد بدء تصنيع هذا المعالج منذ عام ١٩٩٣ ووصلت سرعة تردد الساعة له حتى 300MHz ولقد وصلت سرعة FSB إلى 66MHz وأصبح طول قناة الترانزستور MOSFET هنا هو 0.25µm والآن لنتكلم عن ميزات هذا المعالج :

- لقد أصبح المعالج Pentium يملك مسارين للبيانات (كل مسار طوله 32bit موضوع في أنبوب) مما سمح له بإنجاز أكثر من تعليمة خلال نبضة ساعية واحدة ، أحد هذه الأنابيب يدعى U وهو يستطيع نقل أي تعليمة بينما الآخر يدعى V وهو ينقل التعليمات الأبسط والأكثر شيوعاً ، إن استخدام أكثر من أنبوب كون ميزة نموذجية لتصميم المعالجات ، ونلاحظ أن المعالج أصبح يملك 64bit من خطوط نقل

البيانات ولكنه يستخدم كل 32bit على حدا وهذا لا يعني أن المعالج بنتيوم يستطيع أن ينفذ برامج 64bit لأن خطوط العناوين والمسجلات جميعها بطول 32bit .

- لقد أضيف لهذا المعالج تعليمات جديدة تدعى MMX وأيضاً تعليمات SIMD ولقد صممت هذه التعليمات من أجل برامج الملتيميديا Multimedia أي برامج الصوت والصورة .
- وهنا يجب أن ننوه إلى أن المعالج Pentium أصبح ينجز تعليمتين في نبضة ساعية واحدة أما المعالج 80486 كان ينجز تعليمة واحدة خلال نبضة ساعية واحدة .
- أن جهد التغذية للمعالج 80486 يحتاج لجهد 5v أما المعالج Pentium يحتاج فقط جهد 1.8v حتى يعمل .
- لقد زود المعالج Pentium بذاكرة من المستوى الأول Level 1 بحجم 512KB من نوع SRAM (Static random access memory) وقد سميت هذه الذاكرة بالـ cash منذ ذالك الحين وهي ذاكرة سريعة جداً بسبب البنية الداخلية لها .



المعالج Pentium II : بدء إنتاج هذا المعالج في منتصف عام ١٩٩٧ ووصلت سرعة تردد الساعة لهذا المعالج حتى 450MHz وسرعة FSB حتى 100MT/s ولقد تميز هذا المعالج :

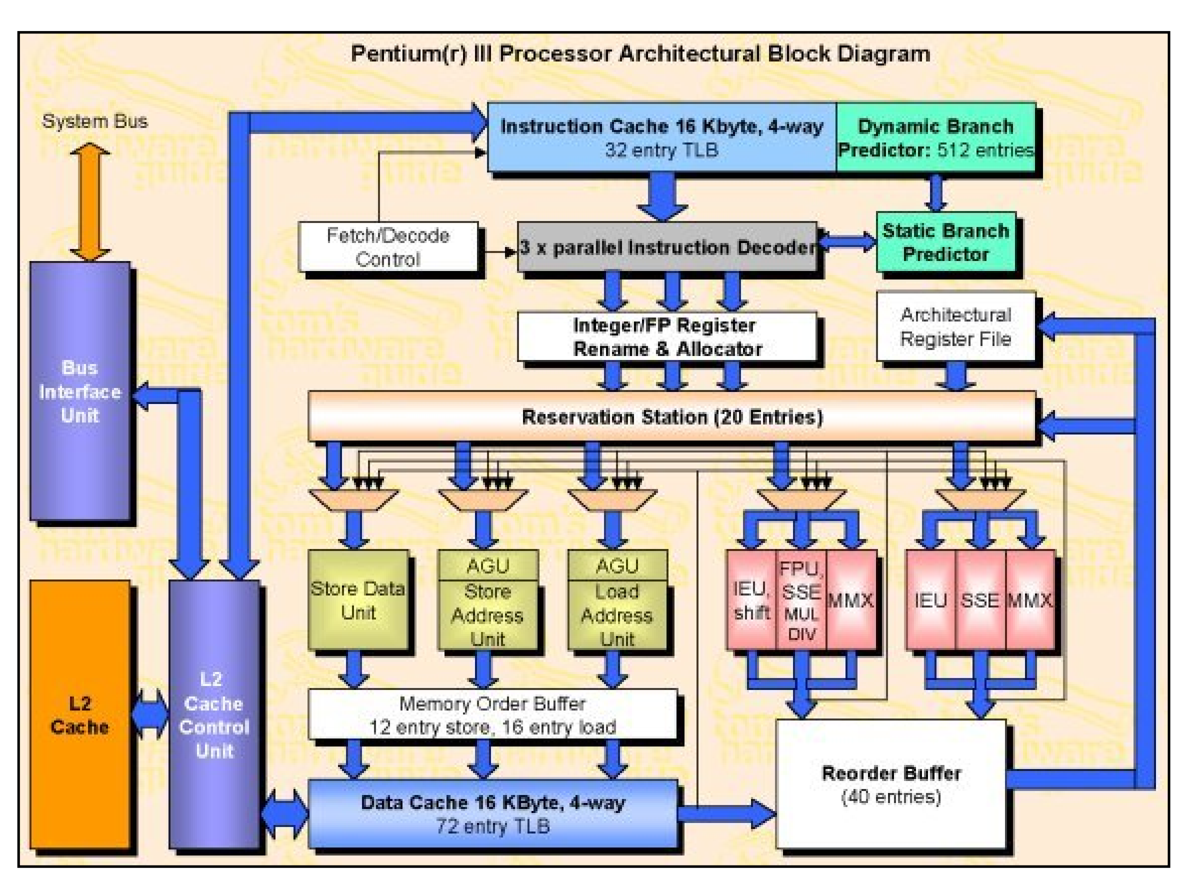
- تم تطوير هذا المعالج ليتعامل مع نوع جديد من الذواكر RAM وهي الذواكر SDR SDRAM (single data rate synchronous dynamic random access memory) وهذا النوع من الذواكر يسمى الذواكر الديناميكية المتزامنة ولأنها تحتوي على دارة تحكم بالتزامن وتوفرت هذه الذواكر بعدة ترددات حسب المواد المصنعة منها ولقد امتلكت هذه الذواكر 168 Pin ناقل .
- أصبح هذا المعالج يتعامل مع منفذ جديد يدعى AGP (accelerated graphics port) وغالباً ما يدعى منفذ الصور المتقدم ونحن نعلم أن أنظمة التشغيل والبرامج أصبحت تتجه نحو الرسومات العالية الدقة وثلاثية البعد والأجيال المتعاقبة لمحولات العرض التي توضع على منافذ الـ PCI لم تعد تفي بالغرض .
- على اختلاف المعالجات السابقة التي كانت توضع في مقبس socket أصبح هذا المعالج يوضع في منفذ slot والذي كان يحمل مع مكوناته على لوحة إلكترونية وبسبب هذه اللوحة أصبحت الذاكرة cash خارجية وتوضع على اللوحة الأم وهذا أدى إلى بطئ المعالج مما جعل شركة Intel تقوم بإظهار الذواكر cash من المستوى الثاني مما أدى إلى غلاء ثمن المعالج مما أضطر شركة Intel لإنتاج معالج جديد سمي بـ Celeron وله نفس بنية المعالج Pentium II ولكن بذاكرة cash أقل حجماً (أما 128KB – 256KB).

المعالج Intel Celeron : بدء تصنيع هذا المعالج في عام ١٩٩٨ ولقد وصلت سرعته في الآونة الأخيرة إلى 3,6GHz أي 3600MHz وأصبح طول قناة الترانزستور MOSFET هنا 0,065μm وتم تصنيع هذه العائلة الجديدة من المعالجات لأن معالجات Pentium وما بعدها أصبحت غالية الثمن بسبب المواد الداخلية المصنعة منها (على مبدأ على قد بساطك مد رجليك) وكان المعالج Celeron الأول مشابهاً للمعالج Pentium II وبعدها المعالج Pentium III و Pentium 4 وهكذا تكون هذه العائلة من المعالجات ملائمة من أجل معظم التطبيقات والمستخدمين الشخصيين ولكن أعمالها (بعضها) يكون محدود

عندما تأتي للعمل في تطبيقات مجهدة مثل تصنيع الألعاب أو برامج الصور العالية المستوى (Maya أو 3D max) وسوف نتحدث عن الأنواع اللاحقة مع كل معالج نزلت معه .

المعالج **Intel Pentium III** : بدء تصنيع هذا المعالج منذ عام ١٩٩٩ وبدأت سرعته من 450MHz إلى 1,4MHz وسرعة الـ 133MHz FSB وطول قناة الترانزستور MOSFET هي 0,13µM وركب في البداية على مقبس من نوع slot1 وبعدها أصبح يركب على مقابس من نوع socket 370 ولقد وصل عدد الترانزستورات إلى 9,5 مليون ترانزستور والجدير بالذكر عن اختلاف هذا المعالج عن الذي سبقه هو إضافة تعليمات SSE (streaming SIMD Extension) ولقد وصل جهد التغذية في الآونة الأخيرة له إلى 1,45v .

أما بالنسبة للمعالج Celeron الذي ظهر مع هذا المعالج فكان الاختلاف فقط بحجم الذاكرة cash (أما 128KB أو 256KB) .





المعالج **Intel Pentium 4** : بدء تصنيع هذا المعالج في بداية عام ٢٠٠٠ ولقد بدأت سرعته من 1,3GHz إلى 3,8GHz وسرعة الـ FSB من 400MT/s إلى 1066MT/s وطول قناة الترانزستور MOSFET هو 0,065µm وهنا بدء المعالج Pentium 4 يركب على مقابس من نوع socket 423 وبعدها على مقابس socket 478 وبعدها على مقابس LGA775 .

أصبح المعالج Pentium 4 يملك ميزة NetBurst وهي ميزة تستخدم تعليمات التعامل مع أنابيب نتقل البيانات مما زاد سرعة التردد بشكل كبير وأيضاً هذه الميزة عرفت

باسم تعليمات SSE2 SIMD ولقد أضيفت لها تعليمات أضافية عن SSE الأول .

أصبح حساب الفاصلة العائمة في هذا المعالج بطول 64bit .

مؤخراً أضيفت تقنية متقدمة متكاملة هي ميزة Hyper-threading technology لجهل معالج فيزيائي واحد يظهر على أنه أثنين واحد منطقي وواحد وهمي وهي تقنية تمنع عمل المعالج تحت أحمل معينة بعمل مفيد مشروط من أجل وحدة التنفيذ .

المعالج Intel Pentium M : بدء تصنيع هذا المعالج في بداية عام ٢٠٠٣ وبدأت سرعته من 900MHz إلى 2,26GHz أما سرعة الـ FSB بدأت 400MT/s إلى 533MT/s وطول قناة الترانزستور MOSFET كانت في البداية 0.13μm إلى 0,09μm وركب على مقبس socket 478 و مقبس socket 479 وكان هذا المعالج هو جزء من خطة برنامج Intel centrino وهذا المعالج في الأصل صمم من أجل أن يستخدم في الحواسيب الشخصية المحمولة .

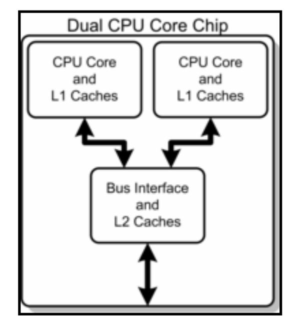
إن معالج Pentium M يمثل انطلاقا جذرياً لشركة Intel لأنه إصدار جديد يحتوي تعديلات كثيرة عن الإصدارات السابقة ، أنه منظم من أجل طاقة فعالة وميزات حيوية لإمداد عمر بطارية الحواسيب المحمولة فهو يعمل باستهلاك طاقة منخفضة جداً وأيضاً بالمقال حرارة أقل .

إن المعالج Pentium M يعمل بسرعة تردد ساعة منخفضة بالمقارنة مع المعالج Pentium 4 ولكن معالج Pentium M سرعته 1,6GHz يعادل معالج Pentium 4 سرعته 2,4GHz لأن المعالج Pentium M يملك جزء تنفيذ مضاعف أو مزدوج عن المعالج Pentium 4 متوافق بواجهة الممر وهذا الجزء التنفيذي المضاعف هو عبارة عن تطوير تعليمات محلل الشيفرة والتنفيذ مع دعمه لتعليمات SSE2 وامتلاكه لذاكرة cash أكبر وأجمل من ذلك أن هذا المعالج يملك تقنية تدعى speedstep وهذه التقنية تجعل المعالج يعمل بسرعات مختلفة حسب العمل الذي يؤديه فمثلاً معالج سرعته 1,6GHz يستطيع العمل بسرعة 600MHz و 800 و 1000 و1200 و 1400 و 1600MHz وهذه الحالات لتردد الساعة تجعل المعالج أفضل من أجل الطاقة فالمعالج Pentium M يعمل بطاقة من 5Watt وحتى 27Watt .

والآن سوف نتكلم عن المعالج Celeron M المشابه للمعالج Pentium M وهذا المعالج يعمل بنفس مبدأ عمل المعالج Pentium M ولكن الاختلاف هو أنه يملك نصف الذاكرة cash التي يملكها المعالج Pentium M وأيضاً لا يدعم تقنية speedstep وأيضاً قاعدة نظام هذا المعالج ليست من ضمن خطة برنامج centrino .



المعالج Intel Pentium D : بدء إنتاج هذا المعالج في عام ٢٠٠٥ وبدأت سرعته من 2,66GHz إلى 3,73GHz وأيضاً تراوحت سرعة الـ FSB بين 533MT/s إلى 800MT/s أيضاً بالنسبة إلى طول قناة الترانزستور MOSFET 0,065μm و مقبس تركيب هذا المعالج هو LGA775 فقط .



وبالنسبة لميزات هذا المعالج فهو الأول الذي يملك ميزة Multi-core أي تعدد الأجزاء التنفيذية داخل المعالج (وتعني هذه الميزة أن معالج واحد يتضمن أكثر من معالج تنفيذي بداخله) بالإضافة إلى أن الذاكرة cash في هذا المعالج أصبح حجمها 1MB .

أما بالنسبة للمعالج Celeron D : لم يملك هذا المعالج ميزة Multi-core وأيضاً يملك نصف ذاكرة cash أو أقل .

المعالج **Intel core** : بدء إنتاج هذا المعالج في بداية عام ٢٠٠٦ ولقد بدأت سرعته من 1,06GHz إلى 2,33GHz وسرعة الـ FSB هي 533MT/s و 667MT/s وطول قناة الترانزستور MOSFET هو 0,065µm وأصبح يركب هذا المعالج على مقبس جديد يدعى socket M .

أصبح هذا المعالج بديلاً لمعالجات Pentium M لانخفاض الطاقة التي يستهلكها وهي أقل من 25Watt وهو أيضاً أول معالج تستخدمه شركة Apple Macintosh بالإضافة إلى أنه يحتوي على ميزة Multi-core وأيضاً أصبح حجم الذاكرة cash 2MB ولقد وصل عدد الترانزستورات في هذا المعالج إلى 151 مليون ترانزستور وأصبح يملك أنبوب لنقل البيانات .



المعالج **Intel core 2** : بدء تصنيع هذا المعالج في ١٣ تموز ٢٠٠٦ وبدأت سرعته من 1,66GHz إلى 2,93GHz وسرعة الـ FSB تتراوح من 667MT/s إلى 1333MT/s وأيضاً بدء المعالج يركب على مقبس socket M ولكن بعدها بدء يركب على مقبس socket T .

أضيف لهذا المعالج ميزة SSE3 و SSSE3 وهو المعالج الأول الذي يمكن استخدامه في الحواسيب الشخصية والحواسيب المحمولة ويدعى المعالج الذي يستخدم في الحواسيب الشخصية Conroe والذي يستخدم في الحواسيب المحمولة يدعى Merom

ولقد أصبح هذا المعالج يملك Four-core أي أربعة أجزاء تنفيذية ولذلك فهو لا يعتمد على سرعات التردد العالية مثل المعالجات Pentium 4 لأنه يستطيع تنفيذ أربعة أضعاف ما ينفذه المعالجات السابقة وهذه القوة هي عبارة عن تحسينات في المعالجة وتحليل الشيفرات وتطوراته في وحدات التنفيذ وأيضاً في الذاكرة cash حيث أصبح حجم هذه الذاكرة في هذا المعالج 4MB وهذا المعالج فقط يحتاج إلى طاقة قدرها 65watt بينما المعالج Pentium 4 يحتاج إلى طاقة قدرها 130watt بالإضافة إلى ميزة speedstep .

ولقد كان بودي أن نتكلم عن معالجات Itanium و Itanium 2 التي تستخدم في المخدمات وعن معالجات شركة AMD ولكن إنشاء الله في مرات قادمة

مع تمنياتي لكم بالتوفيق والنجاح دائماً